

'시스템 반도체' 설계 정확성 높일 트랜지스터 컴팩트 모델 개발

- 홍성민 교수팀, 트랜지스터 모델 개발 과정의 난제 해결 및 모델 정확도 향상



▲ 왼쪽부터 홍성민 교수, 이광운 박사과정생

지스트(광주과학기술원, 총장 김기선) 연구진이 국내 반도체 산업의 미래 투자처로 주목받고 있는 시스템 반도체* 분야에서 회로 설계에 필수적인 트랜지스터 컴팩트 모델**의 최대 오차를 6% 이하로 낮추는데 성공했다.

이번 연구 성과로 컴팩트 모델의 정확성이 향상되면 회로 설계 시, 컴팩트 모델의 한계에 따른 오차를 줄여 시스템 반도체 설계의 정확성을 개선할 수 있을 것으로 기대된다.

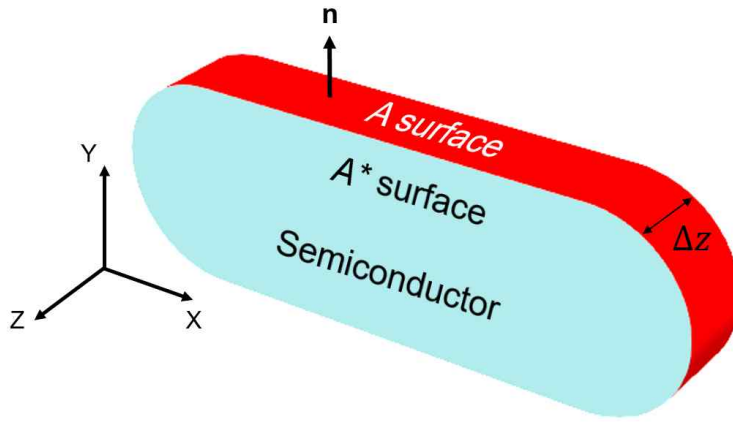
* **시스템 반도체**: 연산·제어 등의 정보처리 기능을 가진 반도체. 삼성전자는 2030년까지 시스템 반도체 분야 연구개발 및 생산시설 확충에 133조원을 투자하고, 전문인력 1만 5천명을 채용한다고 발표(2019)한 바 있다.

** **컴팩트 모델**: 회로를 구성하는 트랜지스터의 전류-전압 특성을 간단한(Compact) 수식으로 표현한 모델. 회로의 전기적인 특성을 계산하는 SPICE 프로그램에서 사용되므로, 회로 설계에서 필수적인 모델이다.

글로벌 반도체 품귀 현상에 따라 반도체 주문에서 최종 납품까지 걸리는 시간이 계속 늘고 있는 가운데, 특히 시스템 반도체 분야에서는 설계의 정확성을 위해 정확한 트랜지스터 컴팩트 모델이 필수적이다.

그동안 공정 및 설계에 따라 달라지는 트랜지스터의 단면 모양은 보편적인 컴팩트 모델을 개발하는 데 한계로 작용하고 있다. 또 전 세계 반도체 제조회사들이 사용해 온 BSIM*과 같은 기존 모델들은 복잡한 단면 구조를 가진 최신 트랜지스터에 적용하는 데 한계가 있다.

* **BSIM**(Berkeley Short-channel IGFET Model): 미국 UC 버클리 대학의 BSIM 그룹에서 개발한 트랜지스터 컴팩트 모델로 현재 가장 널리 사용되는 컴팩트 모델들 중 하나



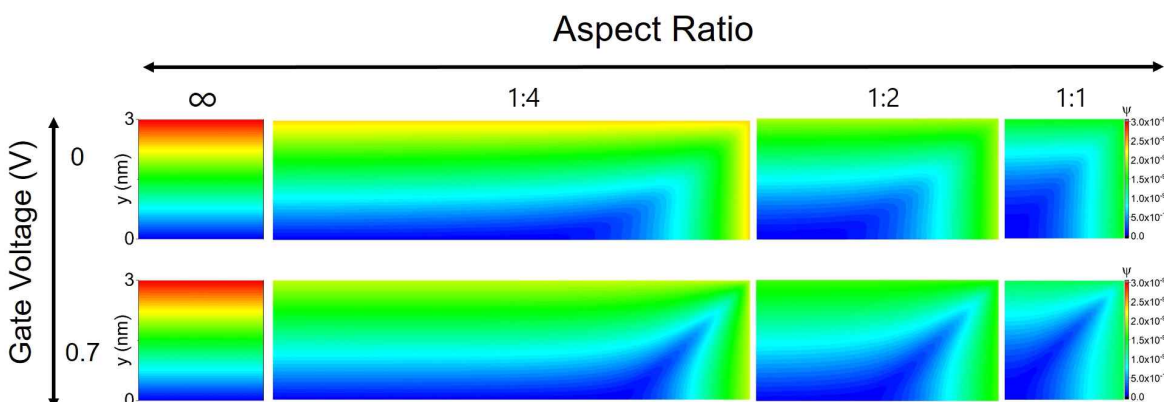
▲ **트랜지스터의 단면 모양.** 트랜지스터는 공정 및 설계에 따라 xy 평면 위의 단면 모양(이 그림에서는 모서리가 둥근 하늘색 사각형)이 달라지므로 임의의 단면에 대해서 적용할 수 있는 보편적인 컴팩트 모델의 개발이 난제로 여겨져 왔다.

기존 컴팩트 모델들은 간단한 단면들로부터 귀납적으로 얻어진 근사적인 관계식을 사용하고 있으며, 부정확한 모델에 의해 발생하는 오차들은 모델 파라미터의 미세 조정을 통해 줄어나간다. 이 과정에 많은 시간과 인력이 필요하다.

지스트 홍성민 교수(전기전자컴퓨터공학부) 연구팀은 어떤 트랜지스터 단면에도 적용할 수 있는 보편적인 컴팩트 모델을 유도했다.

연구팀은 트랜지스터의 단면 모양이 다르더라도 게이트 전압에 따른 전하량은 경험적 관계식을 근사적으로 따른다는 사실에 착안하여 어떤 트랜지스터 단면에도 적용할 수 있는 보편적인 관계식을 유도해 계산 결과의 최대 오차를 6 % 이하로 낮추는데 성공했다.

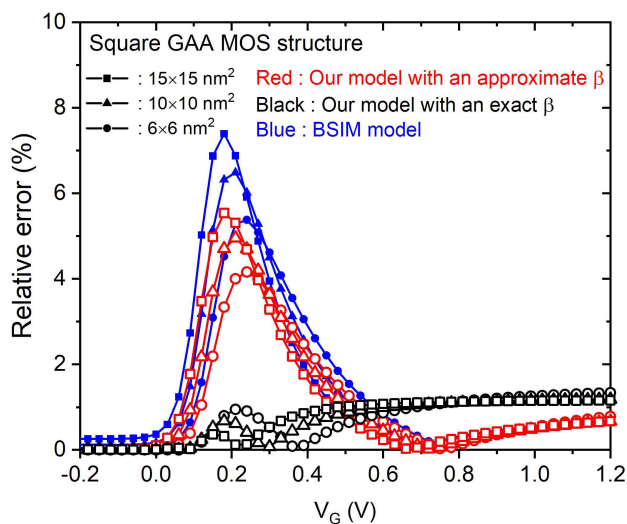
연구팀은 트랜지스터 단면에 알맞은 일반화된 좌표를 생성한 후, 이 좌표로부터 가중치(Weighting factor)를 계산하였다. 이후 컴팩트 모델 개발 과정에서 이 가중치를 사용하여 단면 모양에 상관없이 성립하는 보편적인 컴팩트 모델을 유도했다. 유도된 컴팩트 모델에 사용되는 파라미터들은 주어진 단면으로부터 손쉽게 계산 가능하여 별도의 미세 조정이 필요하지 않다.



▲ 직사각형 단면들에 대한 계산한 일반화된 좌표. 직사각형의 가로와 세로의 비를 바꿀 때 일반화된 좌표 역시 바뀔 수 있다. 단면 모양에 대한 정보가 일반화된 좌표에 반영되기 때문에 이 좌표를 사용하여 보편적인 컴팩트 모델의 개발이 가능하다.

유도된 보편적인 컴팩트 모델과 기존 모델에서 사용되는 경험적인 관계식을 비교해 보면 전체적인 형태는 유사하지만 각 항의 계수가 다를 수 있으며, 이러한 차이로 인해 계산 결과에서도 차이가 발생한다. 고려된 모든 단면 모양에서 유도된 보편적인 컴팩트 모델은 기존 모델보다 향상된 정확도를 보였다.

홍성민 교수는 "본 연구 성과는 컴팩트 모델의 유도 과정을 명확하게 밝히고 정확도를 향상시켰다는 데 가장 큰 의의가 있다"며 "향후 반도체 소자 시뮬레이션과 컴팩트 모델을 하나로 연결하기 위한 연구에도 기여할 것으로 기대된다"고 말했다.



▲ 정사각형 단면들에 대한 컴팩트 모델의 오차. 정사각형 단면이 가장 큰 오차가 발생하는 경우이다. 제시된 보편적인 컴팩트 모델(검은색)은 기존 모델(파란색)보다 훨씬 정확하다. 모델에 사용되는 파라미터 계산을 용이하기 위해 근사를 도입한 경우(빨간색)에도 기존 모델 대비 정확도 면에서 우수하다.

홍성민 교수가 주도하고 박사과정 이광운 학생이 참여한 이번 연구는 과학기술정보통신부가 지원하는 개인기초연구사업(중견)과 국가핵심소재연구단(플랫폼형)의 지원을 받아 수행되었으며, 연구 성과는 반도체 소자 분야의 세계적인 학술지인 'IEEE Transactions on Electron Devices'에 2022년 4월 15일 온라인 게재되었다.

논문의 주요 내용

1. 논문명, 저자정보

- 저널명 : IEEE Transactions on Electron Devices (IF: 2.917, 2020년 JCR 기준)
- 논문명 : Derivation of a universal charge model for multigate MOS structures with arbitrary cross sections
- 저자 정보 : 이광운(제1저자, 광주과학기술원), 홍성민(교신저자, 광주과학기술원)

용 어 설 명

1. SPICE

- 미국 UC Berkeley 대학에서 개발한 Simulation Program with Integrated Circuit Emphasis라는 뜻을 가진 아날로그 회로 시뮬레이터 시리즈 (SPICE1, SPICE2, SPICE3). 그러나 SPICE의 전세계적인 성공 이후 많은 후속 프로그램들이 발표되어, 현재는 "집적회로 시뮬레이터"들을 통칭하는 단어가 되었다.

2. BSIM

- 미국 UC Berkeley 대학의 BSIM 그룹에서 개발한 트랜지스터 컴팩트 모델로 현재 가장 널리 사용되는 컴팩트 모델들 중 하나.